

氏名	福本 幸弘
授与した学位	博士
専攻分野の名称	工学
学位授与番号	博甲第2243号
学位授与の日付	平成13年 3月25日
学位授与の要件	自然科学研究科知能開発科学専攻 (学位規則第4条第1項該当)
学位論文の題目	EMC Design Method for Suppressing Power Ground Noise of Digital Printed Circuit Boards (ディジタル基板の電源グランドノイズを抑制するEMC設計手法)
論文審査委員	教授 古賀隆治    教授 加川幸雄    教授 野木茂次

#### 学位論文内容の要旨

近年、ディジタル回路における動作周波数の高速化、また基板実装密度の向上に伴って電子機器のEMC(Electromagnetic Compatibility)問題は極めて困難になってきている。本論文は、この問題が最も顕著なディジタル多層基板における電源グランドノイズの抑制手法を研究したものである。

まず、LSIが正常動作するのに必要な高周波電流をバイパスコンデンサから供給しながら、電源グランドノイズを抑制するデカップリング手法を定量的に検討した。そして、LSIの内部で生成された高周波電流は、バイパスコンデンサの寄生インダクタンスのデカップリングインダクタのインダクタンス値に対する比で外部へ流れ出すことを明らかにした。また、20nH程度のデカップリングインダクタにより十分な電源ノイズの抑制効果をあげられることを示した。

次に、このデカップリング技術を半導体パッケージに適用した。我々は高速な入出力信号端子を有する半導体にこのデカップリング技術を適用するために、信号電流のリターン経路を考慮したデカップリング手法を開発した。

次にこのような電源ノイズの精度のよい解析を行うためのLSIの電源電流モデルを開発した。これは、等価内部電流源と等価内部インピーダンスの並列回路から成るモデルであり、様々なデカップリング回路の接続状態に対して、このモデルを用いたシミュレーションと実測が6dB以内で一致することを示した。

最後に、これらの設計技術の自動レイアウトCADへの適用を試みた。ここでは、「AI配置」と「EMIバランス配置」という新しいアルゴリズムを用いて、放射源となりやすいクロック信号が短く配線できるように部品配置する手法を開発した。また、デカップリングコンデンサのLSIへの割り付け機構を設けた電源デカップリングの自動レイアウト手法を開発した。

## 論文審査結果の要旨

デジタル回路における動作周波数の高速化、また基板実装密度の向上に伴って電子機器のEMC(Electromagnetic Compatibility)問題が極めて深刻になってきている。本論文は、この問題が最も顕著なデジタル多層基板における電源グランドノイズの抑制手法を研究した結果について報告するものである。

まず、LSIから望ましからざる高周波電流が外部へ流れ出すメカニズムを明らかにし、その結果として電源ノイズを効果的に抑制する手法を示した。また、このデカップリング技術を高速な入出力信号端子を有する半導体パッケージに適用し、信号電流のリターン経路を考慮したデカップリング手法を開発した。

次に、このような電源ノイズを精度よく解析するためのLSIの電源電流モデルを開発した。これは、等価内部電流源と等価内部インピーダンスの並列回路から成るモデルであり、様々なデカップリング回路の接続状態に対して、このモデルを用いたシミュレーションと実測が6dB以内で一致することを示した。

最後に、これらの設計技術を自動レイアウトCADへ適用する事を試みた。これは、「AI配置」と「EMIバランス配置」という新しいアルゴリズムを用いて、放射源となりやすいクロック信号が短く配線できるように部品配置する手法を開発したものである。また、デカップリングコンデンサをLSIへ割り付ける機構を設けた電源デカップリングの自動レイアウト手法を開発した。

以上の内容は、極めて高速かつ大規模なデジタル電子装置を短期間に設計したいという設計・開発者の要求に力強く応えるものである。さらに論文の表現と記述は簡潔にして要領を得ており、工学博士の論文として価値あるものと認める。